# Evaluación del Trabajo Práctico Número 5

Sistemas con Microprocesadores 11/11/2026

---

**Instrucciones**

- La presente evaluación es individual y podrá utilizar todo el material escrito del que disponga.
- La misma consta de 2 ejercicios y la duración será de 60 minutos.
- En cada ejercicio se indica el tiempo estimado para resolverlo y el puntaje que otorga el mismo.
- La evaluación se desarrollará en las hojas provistas por la cátedra a tal fin.
- No se permitirá intercambiar ni prestar ningún tipo de elemento entre los estudiantes.
- La buena presentación, ortografía y redacción serán tenidas en cuenta para la calificación final.

---

**Ejercicios para resolver**

1) **20 Minutos - 30 Puntos (15,15)**

Un sistema operativo de tiempo real (RTOS) ejecuta tareas de usuario en nivel no privilegiado (modo Usuario), mientras que el núcleo del RTOS se ejecuta en nivel privilegiado (modo Supervisor).

a) Si una tarea en modo Usuario requiere enviar un paquete de datos por un periférico UART cuyos registros de control están mapeados en zonas de memoria protegidas (solo accesibles en modo Supervisor), explique detalladamente el procedimiento paso a paso que debe realizar la tarea para lograrlo sin violar la seguridad del sistema.
b) ¿Qué sucede a nivel de hardware/arquitectura si la tarea de usuario intenta escribir directamente en el registro de la UART sin cambiar previamente de nivel de privilegio? Indique qué mecanismo del procesador se activa y cómo responde el sistema.

2) **40 Minutos - 70 Puntos (15,15,20,20)**

Considere un microcontrolador que utiliza un registro de prioridad de 8 bits por interrupción, donde un valor numérico menor indica mayor prioridad. El sistema configura los 4 bits más significativos (MSB) para determinar el grupo de prioridad, mientras que los bits restantes determinan la subprioridad. Se han configurado las siguientes interrupciones en el sistema:

| **Dispositivo** | INT_A | INT_B | INT_C | INT_D | INT_E |
|---|---|---|---|---|---|
| **Prioridad** | 0x20 | 0x2E | 0x50 | 0x5A | 0x90 |
| **Duración ISR** | 120T | 80T | 200T | 150T | 300T |

El tiempo de cada rutina de servicio ISR incluye el salvado y recuperación de contexto

a) Identifique el grupo de prioridad de cada dispositivo. Indique todas las combinaciones de peticiones que pueden provocar un anidamiento.
b) Calcule la latencia máxima (peor caso) hasta el inicio de la ejecución de la ISR del dispositivo INT_C. Explique cuál es el peor escenario posible que genera dicha latencia.
c) Calcule el tiempo total máximo (latencia total) desde que INT_D realiza la petición de interrupción hasta que termina por completo su ejecución, asumiendo el peor caso posible.
d) Si se reconfiguran los bits de prioridad de forma que los 5 bits más significativos sean para grupo de prioridad: ¿Cambia la posibilidad de anidamiento entre INT_A e INT_B? ¿Por qué?

**Soluciones propuestas**

1)
   a) Llamada al sistema
   b) Excepción de fallo

2)
   a) Grupo 2: A,B - Grupo 5: C,D - Grupo 9: E
   b) 350T
   c) 550T
   d) INT_A puede anidar en INT_B